



Sistema de medición de fluctuaciones neutrónicas usando detectores gamma

Carrera de Especialización en Aplicaciones
Tecnológicas de la Energía Nuclear

Autor:

Ing. Damián Leonel Corzi

Directores:

Dr. Ing. Flavia Felicioni
Ing. Lucio Martínez Garbino

Año 2019



Resumen

El presente proyecto tiene por objeto diseñar un dispositivo capaz de brindar herramientas que permitan el estudio de la distribución temporal de los pulsos generados por una cadena de detección de partículas subatómicas, especialmente rayos gamma generados por la captura de neutrones en el hidrógeno del agua liviana, contenida en las piletas de almacenamiento de combustibles gastados.

Debido a que las características del estudio requieren de una elevada velocidad de procesamiento de pulsos y de una gran robustez en el diseño, el desarrollo del proyecto será realizado en un circuito integrado del tipo *FPGA*.



Abstract

The main goal of this project is design a device capable of providing tools for study of temporal distribution of pulses generated by a detection chain of subatomic particles, especially gamma rays generated by neutron capture on light-water's hydrogen contained in spent fuel pools.

Due to characteristics of the study require a high-speed processing of pulses and a great robustness in the design, development of the project will be carried out in a FPGA (field-programmable gate array).



Agradecimientos

A mis padres, hermana y abuela por su apoyo incondicional.

A mi novia por su cariño, compañía y grandes consejos.

A mis compañeros de la carrera por el maravilloso tiempo compartido.

A mis directores, por su guía, dedicación y entrega a lo largo del desarrollo del proyecto.

A los docentes de la carrera y al personal de la Comisión Nacional de Energía Atómica por su profesionalismo.

Al resto de mi familia y amigos por su presencia a lo largo de los meses de cursada.



Contenido

1	Introducción	6
2	Medición de radiación gamma.....	7
2.1	Origen de las radiaciones gamma	7
2.1.1	Decaimiento radiactivo	7
2.1.2	Captura neutrónica	7
2.2	Sistemas de detección gamma.....	8
2.2.1	Detectores.....	8
2.2.2	Ventanas de tiempo e historias.....	9
2.2.3	Contadores digitales.....	10
3	Tecnología FPGA.....	11
3.1	Características de una FPGA.....	11
3.2	Lenguajes de descripción de hardware.....	12
3.3	Estilos de diseño	12
3.4	Flujo de diseño	13
4	Desarrollo	15
4.1	Componentes del sistema	15
4.1.1	Unidad de control.....	16
4.1.2	Registros configuración y estado	16
4.1.3	Módulo contador	18
4.1.4	Módulos de Comunicación.....	20
4.2	Generadores internos	23
4.3	Integración del sistema	23
4.4	Interfaz de usuario	25
5	Ensayos.....	26
5.1	Verificación del sistema	26
5.2	Ensayos de comunicación	26
5.3	Ensayos utilizando los generadores internos.....	26
5.4	Ensayo utilizando un generador externo	28
5.5	Ensayo utilizando fuentes	30
6	Conclusión	34
7	Bibliografía	35
8	Índice de tablas y figuras.....	36
8.1	Tablas	36
8.2	Figuras	36



1 Introducción

La construcción de nuevos reactores de investigación y centrales nucleares, y el aumento sostenido de la utilización de tecnología nuclear en los campos de medicina, ciencia y tecnología, ha incrementado en los últimos años la cantidad de material radiactivo, particularmente combustible gastado.

Debido a la escasez del ^3He a nivel mundial se ha generado un gran interés en la búsqueda de posibles reemplazos en la detección de neutrones, principalmente en aplicaciones poco críticas que no requieran de gran precisión. Recientemente, se ha propuesto la utilización de detectores de centelleo NaI(Tl), mucho más económicos que los de ^3He , para medir los rayos gamma que se originan por captura neutrónica, los cuales conservan una correlación temporal con los neutrones que los producen.

En algunos sistemas que usan detectores de neutrones se suelen aplicar métodos de fluctuaciones neutrónicas o *ruido neutrónico* para analizar los pulsos provenientes de los detectores. Los métodos más difundidos alfa-Feynman, alfa-Rossi y *análisis espectral* proponen principalmente analizar las correlaciones neutrónicas producidas por la existencia de un medio multiplicativo, asociado con el material fisible analizado. Por ejemplo, estas técnicas se aplican en el sistema de medición *Under Water Neutron Coincidence Counter* para medir combustible almacenado bajo agua.

Este trabajo se enmarca en un proyecto de diseño y desarrollo de un sistema de medición integrado basado en detectores de radiación gamma NaI(Tl) que reemplace en su funcionalidad a los detectores de ^3He en aplicaciones en las cuales el material nuclear se encuentre sumergido en agua utilizando los métodos de ruido neutrónico previamente mencionados.

El objetivo principal de este trabajo es contribuir al desarrollo e implementación con tecnología FPGA de un contador de pulsos digitales provenientes de instrumentación nuclear, que permita además registrar los tiempos en que ocurren dichos eventos, para ser utilizado con los métodos de correlaciones neutrónicas en un medio multiplicativo. Buscando obtener una gran *performance* en su implementación debido a que la elevada velocidad de procesamiento que se puede obtener al trabajar con esta tecnología, se puede traducir en la detección de pulsos con una tasa de cuentas elevada.



2 Medición de radiación gamma

2.1 Origen de las radiaciones gamma

2.1.1 Decaimiento radiactivo

El decaimiento radiactivo de un núcleo atómico inestable es un proceso espontáneo de desintegración, cuyo resultado es la emisión de radiación del tipo corpuscular o electromagnética.

En un conjunto de átomos, los mismos no interfieren mutuamente entre sí por medio de fuerzas nucleares, por lo que las desintegraciones ocurridas pueden considerarse como eventos independientes.

Debido a que la probabilidad de que ocurra una desintegración en un intervalo de tiempo determinado es proporcional a su duración, si la probabilidad de que ocurra más de un evento en el mismo intervalo es pequeña, entonces el decaimiento puede ser modelado matemáticamente como un proceso de Poisson (1).

La distribución de Poisson describe la probabilidad de ocurrencia de sucesos discretos a lo largo de un intervalo de tiempo, con la propiedad de que la media y la varianza calculadas son iguales:

$$f_{\lambda}(n) = \frac{e^{-\lambda} \lambda^n}{n!} \quad \rightarrow \quad \langle n \rangle = \sigma^2 = \lambda$$

2.1.2 Captura neutrónica

La captura neutrónica es un tipo de reacción en la que un neutrón colisiona con un núcleo atómico sin producir fisión, generando un núcleo más pesado y liberando de forma inmediata el exceso de energía mediante radiación gamma. En algunos casos el núcleo resultante no es estable y decaerá por beta a un nuevo elemento.

La energía liberada al momento de la reacción depende de cada isótopo, mientras que la capacidad de realizar una captura se conoce como sección eficaz y depende tanto del isótopo en cuestión como de la energía cinética del neutrón.

A modo de ejemplo, la captura neutrónica por parte del hidrógeno genera rayos gamma instantáneos con una energía de 2.2MeV.

En algunos casos, los gamma instantáneos pueden ser utilizados para medir de forma indirecta la cantidad de neutrones presentes (2) y por lo tanto también su distribución temporal (3).



2.2 Sistemas de detección gamma

2.2.1 Detectores

Los sistemas de detección están formado por una cadena de elementos interconectados entre sí en forma de cascada, donde el detector encargado de percibir la presencia de las radiaciones constituye el primer eslabón. El resto de los elementos de la cadena se encargan de procesar la señal obtenida para generar información relevante acerca del fenómeno físico estudiado.

Para la medición de radiaciones gamma se pueden utilizar cristales de centelleo como el $NaI(Tl)$, los cuales generan fotones de menor energía y mayor longitud de onda a partir de su interacción con los rayos gamma incidentes (4).

Los fotones obtenidos en el paso anterior son utilizados para desprender electrones por efecto fotoeléctrico e incrementar su población en un dispositivo llamado fotomultiplicador, generando una señal eléctrica de una baja intensidad que debe ser adaptada por un pre-amplificador para obtener pulsos útiles para su detección por el resto de la cadena.

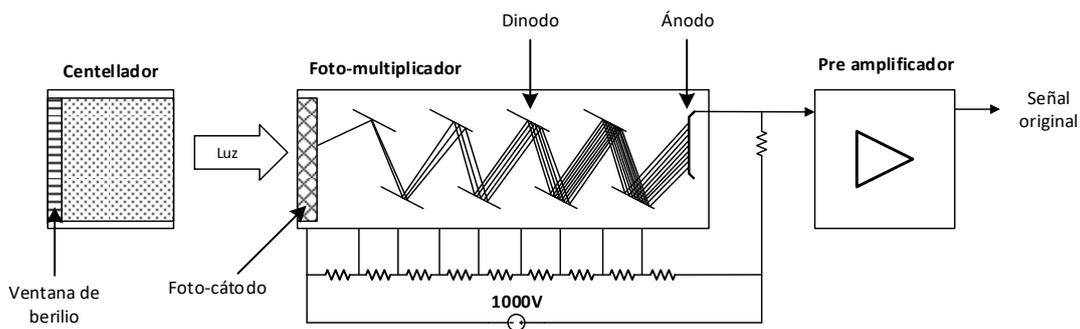


Fig. 1: Diagrama esquemático de los componentes de un detector centellador.

Para que la señal pueda ser procesada por equipos desarrollados a partir de electrónica digital, la misma debe ser acondicionada por una serie de amplificadores, conformadores y comparadores analógicos, los cuales generalmente se ubican en un bastidor del tipo *NIM* (del inglés *Nuclear Instrumentation Module*).

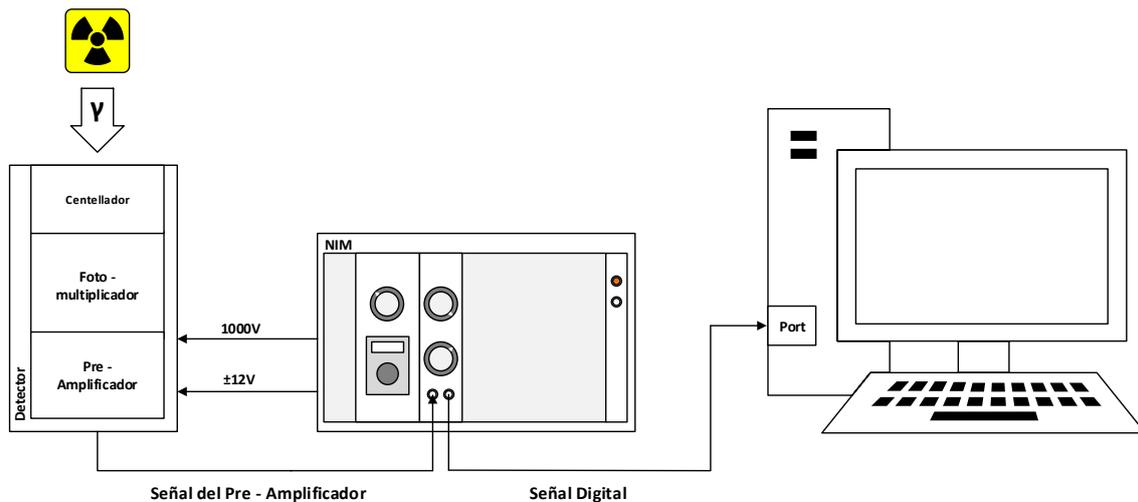


Fig. 2: Esquema completo de un sistema de detección.

2.2.2 Ventanas de tiempo e historias

Los experimentos planteados requieren de la realización del conteo de la cantidad de partículas que inciden en el detector durante un intervalo de tiempo determinado, conocido como ventana de tiempo o simplemente ventana.

Se define como historia al conjunto de todas las ventanas de tiempo contiguas. Su duración está determinada por los intervalos de tiempos individuales y por la cantidad de ventanas que la componen.

Tabla 1: Ejemplo de selección del tiempo de medición.

Intervalo de ventana	Cantidad de ventanas	Duración de la Historia
5ms	1000	5s

Es importante que las ventanas sean contiguas entre sí, de lo contrario se produciría una pérdida de información al no poder contabilizar las partículas que lleguen al detector durante los intervalos de tiempo ubicados entre ventanas.

Al realizar el cálculo de las variables estadísticas sobre una historia que contiene las mediciones tomadas de una fuente radiactiva, se puede verificar que los valores obtenidos se corresponden con las propiedades definidas por la distribución de Poisson.



2.2.3 Contadores digitales

En electrónica digital un contador es un dispositivo secuencial que tiene la capacidad de almacenar y contar pulsos que recibe por una entrada particular. El máximo valor que puede ser contado se conoce como módulo y al ser alcanzado se genera el reinicio de la operación (5).

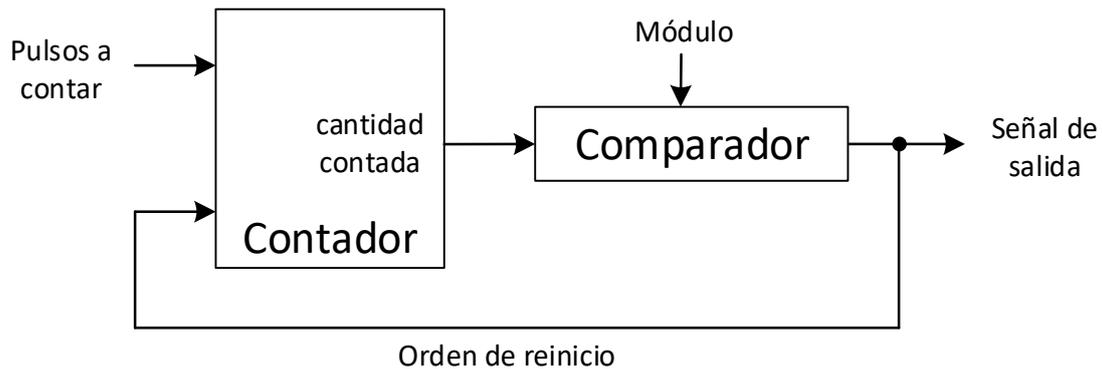


Fig. 3: Diagrama esquemático de un contador electrónico.

En caso de que los pulsos recibidos sean de una frecuencia constante, el contador puede ser utilizado como temporizador, generando una señal de salida en el momento del reinicio de la operación.

Tabla 2: Ejemplo de configuración de un temporizador.

Módulo de contador	500
Frecuencia de los pulsos contados	50 Hz
Tiempo transcurrido hasta el reinicio	$500/50 \text{ Hz} = 10s$



3 Tecnología FPGA

Una *FPGA*, del inglés *Field Programmable Gate Array*, es un circuito integrado basado en una matriz de bloques lógicos programables cuya interconexión puede ser configurada, lo cual permite implementar en ellas diversos sistemas digitales, desde pequeños arreglos de compuertas hasta complejos módulos utilizados para procesar grandes volúmenes de información (6).

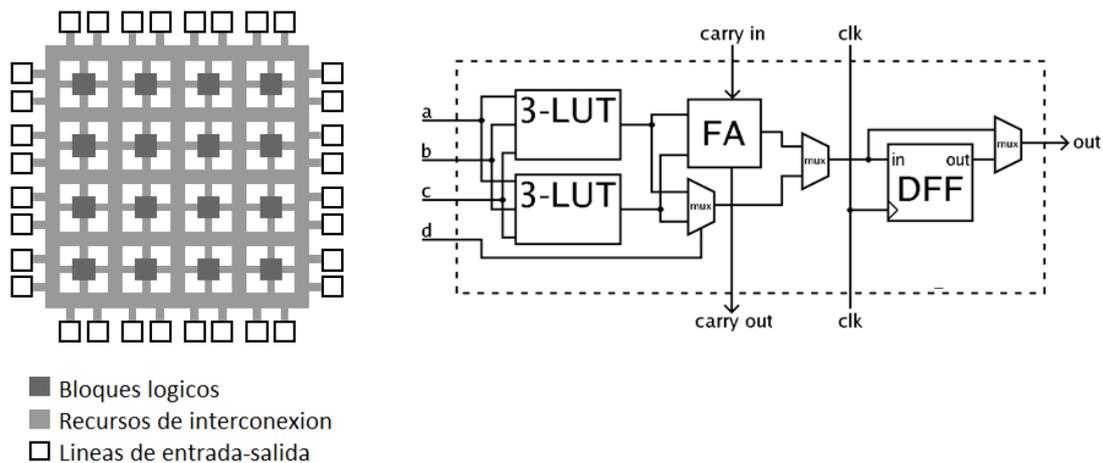


Fig. 4: Componentes básicos de una FPGA y los elementos que componen un bloque lógico.

3.1 Características de una FPGA

Las principales características que posee una FPGA son la gran cantidad de bloques lógicos disponibles y la capacidad de poder reconfigurar sus interconexiones, lo cual permite implementar y depurar complejos circuitos digitales con una gran escala de integración, simplificando así las tareas de desarrollo.

Respecto a su frecuencia de operación, si bien una FPGA puede operar a una velocidad mucho menor al compararla con un microprocesador convencional, debido al diseño de circuitos que operan de forma paralela y a la implementación de instrucciones específicas se puede procesar de forma eficiente una mayor cantidad de datos.

Otra característica importante a resaltar en comparación con los microprocesadores es que la totalidad del procesamiento se realiza mediante un circuito digital y no a través de un conjunto de instrucciones programas, lo cual incrementa la robustez del diseño.

Por lo tanto, los sistemas basados *FPGA* presentan diferencias respecto a aquellos basados en microprocesadores, lo que determina numerosas ventajas para el desarrollo de ciertas aplicaciones.

Tabla 3: Características de una FPGA comercial.

Xilinx XC7A100T-1CSG324C	
15850 bloques lógicos	4860 Kbits de memoria del tipo RAM
240 bloques DSP	Reloj interno de 450 MHz
Convertidor analógico-digital integrado	6 líneas de reloj independiente



3.2 Lenguajes de descripción de hardware

La configuración de las interconexiones y la programación de los bloques pueden definirse mediante lenguajes de descripción de hardware o circuitos esquemáticos.

Uno de los lenguajes de descripción de *hardware* más populares es el *VHDL*, el cual se encuentra estandarizado por la IEEE en Std 1076 (7). El mismo posee una serie de características que comparte con la mayoría de los lenguajes de descripción, como la posibilidad de realizar diseños jerárquicos y la definición de interfaces. Pero también presenta características particulares, como el hecho de ser fuertemente tipado, lo cual disminuye la probabilidad de que se comenten errores al describir el diseño.

Además, el lenguaje *VHDL* también puede ser utilizado para la generación de *TestBench* o entornos de verificación, los cuales permiten evaluar el funcionamiento de los sistemas diseñados antes de su implementación en un dispositivo real.

3.3 Estilos de diseño

En el lenguaje *VHDL* se puede distinguir algunos estilos utilizados para la descripción del circuito digital, los cuales poseen características particulares:

- Comportamental: Permite describir al circuito a partir de su comportamiento o funcionalidad, presentado el mayor grado de abstracción.
- Flujo de datos: Describe al circuito mediante una serie de asignaciones concurrentes, las cuales determinan la manera en la que la información fluye a través del sistema.
- Estructural: Describe al circuito mediante instancias e interconexión de componentes ya definidos, es particularmente utilizada para definir jerarquías superiores.
- Nivel *RTL*: Describe al circuito en términos de registros y lógica combinatorial, presenta el menor grado de abstracción.
- Mixtos: Descripción mediante la combinación de varios estilos.



Tabla 4: Ejemplos de diferentes estilos de descripción en VHDL.

Comportamental	RTL	Estructural
<pre> library IEEE; use IEEE.STD_LOGIC_1164.ALL; entity Latch is Port (D : in STD_LOGIC; E : in STD_LOGIC; Q : out STD_LOGIC); endLatch; architecture Comport of Latch is begin process(E,D) begin if(E = '1') then Q <= D; end if; end process; end Comport; </pre>	<pre> library IEEE; use IEEE.STD_LOGIC_1164.ALL; entity OpAND is Port (A : in STD_LOGIC; B : in STD_LOGIC; S : out STD_LOGIC); end OpAND; architecture RTL of OpAND is begin S <= A and B; end RTL; </pre>	<pre> library IEEE; use IEEE.STD_LOGIC_1164.ALL; entityTOP is Port (A : in STD_LOGIC; B : in STD_LOGIC; E : in STD_LOGIC; Q : out STD_LOGIC); end TOP; architecture Estruct of TOP is signal s_D : STD_LOGIC; begin u_OpAND: entity work.OpAND PORT MAP(A => A, B => B, S => s_D); u_Latch: entity work.Latch PORT MAP(D =>s_D, E => E, Q => Q); end Estruct; </pre>

3.4 Flujo de diseño

Durante el desarrollo de un proyecto se realiza una serie de etapas:

- Definición de módulos e interfaces: Diseño de los diagramas de bloques de los distintos componentes del sistema y su jerarquía.
- Codificación: Describe los componentes planteados en el lenguaje seleccionado.
- Verificación: Comprueba el correcto funcionamiento del diseño mediante un entorno particular, generalmente definido en el mismo lenguaje de descripción. Este entorno es utilizado para generar señales de estímulo y analizar el comportamiento del sistema.
- Síntesis: Adapta el diseño descrito a un conjunto de componentes elementales, los cuales se encuentran presentes en los bloques lógicos disponibles en la *FPGA* a utilizar.
- Verificación post-síntesis: Comprueba que el sintetizador realice correctamente su tarea, verificando que las operaciones de simplificación u optimización no produzcan resultados incorrectos.
- Implementación: Consiste en definir la ubicación de los bloques obtenidos por la síntesis en el interior de la *FPGA* y a la interconexión entre los mismos, buscando minimizar los retardos generados por la propagación de la señal.
- Verificación post-implementación: Permite comprobar que los retardos introducidos en el circuito durante su implementación no afecten el funcionamiento del sistema.

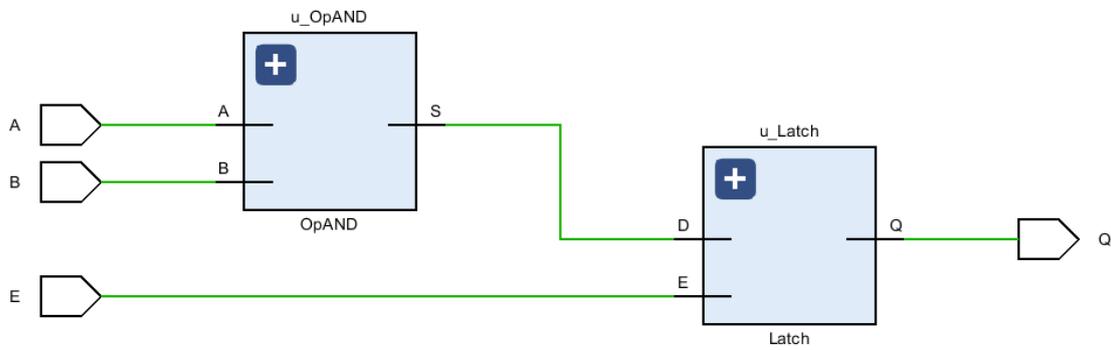


Fig. 5: Esquemático del circuito descrito de forma estructural.

La mayoría de los programas de desarrollo tienen incluidas herramientas para realizar la verificación de los diseños y permitir observar el comportamiento de las señales presentes en el sistema.

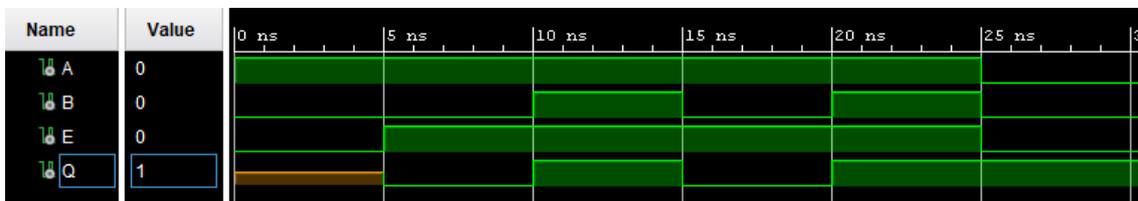


Fig. 6: Señales obtenidas tras la simulación del circuito descrito de forma estructural.



4 Desarrollo

El desarrollo del sistema se realizó teniendo en cuenta a las tareas indispensables que el mismo debe poder desempeñar para cumplir con los requerimientos propuestos:

- Realizar las tareas de conteo sin pérdida de datos.
- Capacidad de configurar los tiempos de medición.
- Tener la posibilidad de enviar y recibir información.
- Permitir el conteo en tasas elevadas.

Durante el desarrollo se llevaron a cabo todas las etapas descriptas en el flujo de diseño utilizando una placa de desarrollo *Arty A7-35T* con una *FPGA Xilinx XC7A35T Artix-7*, la cual además cuenta con un integrado *FTDI FT2232HQ* encargado de la comunicación mediante un puente *USB a UART*.

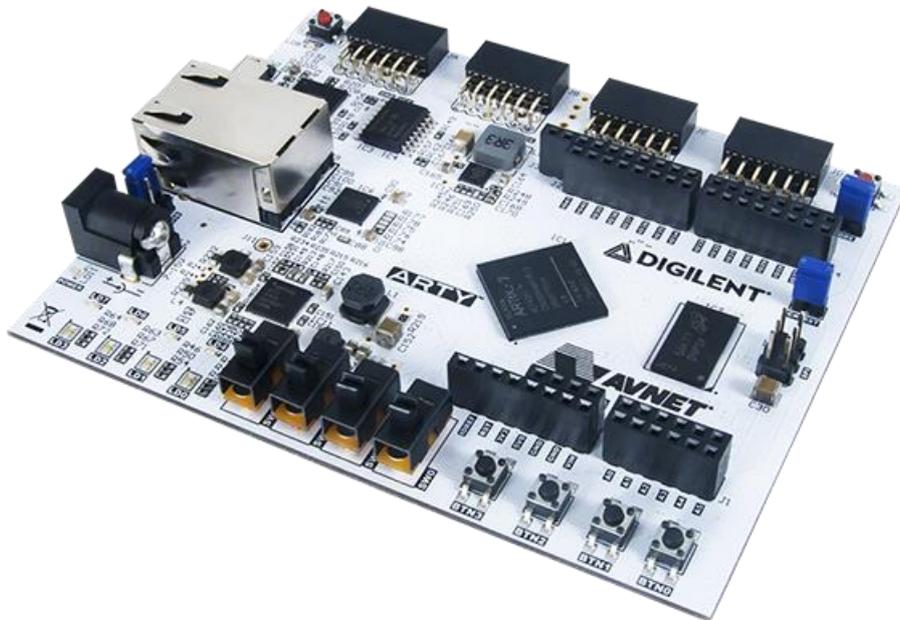


Fig. 7: Fotografía de una placa de desarrollo Arty A7.

4.1 Componentes del sistema

Para facilitar las tareas de desarrollo, el sistema se dividió en módulos individuales encargados de realizar tareas específicas, los cuales al trabajar en conjunto permiten cumplir con las características generales planteadas.



4.1.1 Unidad de control

El control general del sistema se realiza mediante una máquina de estados sencilla, la cual presenta los siguientes estados de funcionamiento:

- Estado 0: Configuración automática de todos los parámetros que requieran valores iniciales.
- Estado 1: Durante este estado el sistema puede ser configurado por el usuario mediante órdenes enviadas desde una computadora, entre las cuales puede recibir un comando especial utilizado para indicar que la operación de conteo debe iniciar.
- Estado 2: Se envía a la computadora una trama inicial para informar que iniciara la operación de conteo.
- Estado 3: Se indica al módulo contador que puede iniciar sus tareas.
- Estado 4: Se realiza una espera hasta la finalización de la operación de conteo. Durante este estado el canal de transmisión se encuentra habilitado a enviar solo la información generada por el módulo contador.
- Estado 5: Se envía a la computadora una trama final para indicar que la operación finalizó.

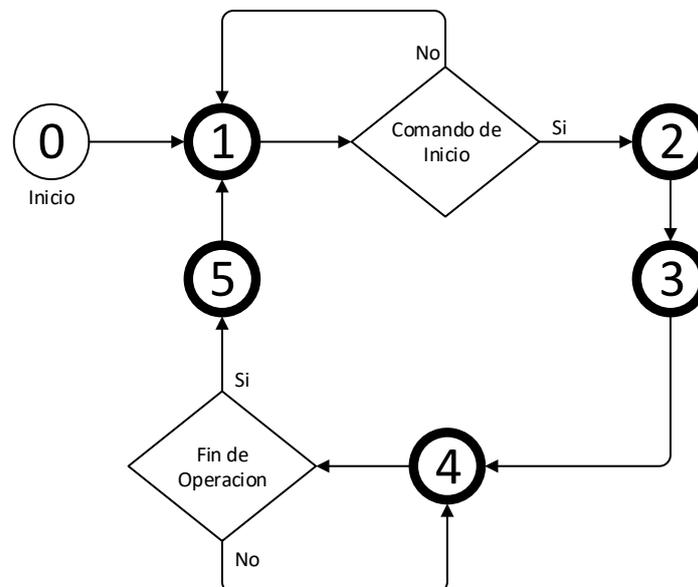


Fig. 8: Flujo de estados de la unidad de control.

4.1.2 Registros configuración y estado

La configuración del general se realiza mediante la escritura de registros de 32 bits, los cuales determinan el comportamiento de los distintos módulos que componen el sistema:

- Registro *TDWI*: Ubicado en la dirección 0, determina el valor del módulo del contador asociado a la temporización.
- Registro *CDWI*: Ubicado en la dirección 1, determina el módulo del contador asociado a la cantidad de ventanas de tiempo a contar.
- Registro *CONFIG*: Ubicado en la dirección 2, contiene en su interior numerosas variables de configuración.



Tabla 5: Registro de configuración CONFIG.

Bits	Configuración realizada	Valor almacenado
0 al 1	Determina la manera por la cual inicia la operación de conteo.	0 : Inicio por comando 1 : Inicio por señal externa 2 : Inicio por detección de pulso
2	Determina la manera por la cual se detiene la operación de conteo.	0 : Finalización normal 1 : Finalización por señal externa
3 al 5	Determina la cantidad de bytes de datos enviados en cada operación del contador.	0 : 4 bytes de datos y 1 de señalización 1 : 3½ bytes de datos y ½ de señalización 2 : 3 bytes de datos y 1 de señalización 3 : 2½ bytes de datos y ½ de señalización 4 : 2 bytes de datos y 1 de señalización 5 : 1½ bytes de datos y ½ de señalización 6 : 1 bytes de datos y 1 de señalización 7 : ½ bytes de datos y ½ de señalización
6 al 8	Determina el tiempo en estado alto de la señal de salida del contador utilizada para sincronismo de otros equipos.	0 : 10 ns 1 : 100 ns 2 : 1 µs 3 : 10 µs 4 : 100 µs 5 : 1 ms 6 : 10 ms 7 : 100 ms
9 al 10	Determina el tipo de generador interno a utilizar	0 : Generador apagado 1 : Generador de onda cuadrada 2 : Generador de pulsos aleatorios
11	Determina la conexión del generador interno	0 : Conexión externa 1 : Conexión interna
12 al 31	Bits no utilizados	

Existen cuatro registros de estado de solo lectura, los cuales pueden ser consultados para determinar la duración real de las operaciones de conteo:

- Registro *ftDWII*: Ubicado en la dirección 3, determina el valor del temporizador asociado a la última ventana contada.
- Registro *fCDWII*: Ubicado en la dirección 4, determina la cantidad total de ventanas que fueron contadas.
- Registro *CRCrg*: Ubicado en la dirección 5, contiene el valor obtenido al aplicar un algoritmo de verificación por redundancia cíclica a los datos generados por el módulo contador.
- Registro *DInfo*: Ubicado en la dirección 6, contienen información importante para diferenciar al sistema del resto de los dispositivos conectados a la computadora por *UART*.



4.1.3 Módulo contador

Es el principal elemento del sistema, en él se llevan a cabo las tareas de temporización y conteo de los pulsos generados por las cadenas de detección. Posee la capacidad de configurar los tiempos de medición y permite distintos modos de operación.

Las distintas líneas de entrada y salida de datos pueden agruparse según:

- Señales de control: Utilizadas para comunicarse con el resto del sistema.
- Registros de configuración: Para determinar tiempos de medición, modos de funcionamiento y cantidad de datos generados en cada operación.
- Señales externas: Utilizadas para realizar lectura de señales ajenas al sistema, como los pulsos a contar, y la sincronización con otros equipos.
- Datos de salida: Información que contiene al valor de la cantidad de pulsos contados.
- Registros de estado: Permiten verificar el resultado final de la operación.

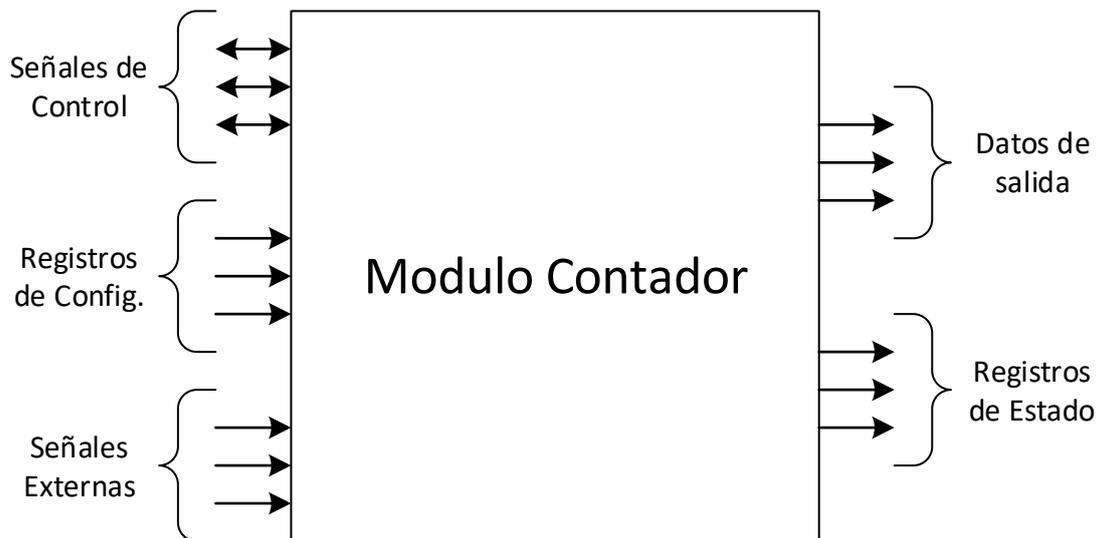


Fig. 9: Esquema de las líneas de entrada y salida del módulo contador.

Los tiempos de medición están definidos por dos registros de configuración, los cuales operan como módulos en dos contadores programables. El primer registro determina el valor de la ventana de tiempo a partir de temporizador asociado al reloj principal del sistema, mientras que el segundo determina la cantidad de ventanas que componen a la historia. Por lo tanto, el tiempo total de medición está definido por el producto de los valores almacenados en ambos registros.



Tabla 6: Ejemplo de la configuración de tiempos de medición.

Parámetro	Símbolo o Registro	Relación	Valores
Módulo del temporizador asociado a la duración de la ventana	$TDWL$		500 000
Frecuencia del reloj principal	$fclk$		100 MHz
Duración de la ventana de tiempo	tm	$\frac{TDWL}{fclk}$	$\frac{500\ 000}{100\ MHz} = 5\ ms$
Módulo del contador asociado a la cantidad de ventanas	$CDWL$		1000
Cantidad de ventadas	$cvnt$	$CDWL$	1000
Tiempo total de medición	tt	$cvnt * tm$	$1000 * 5\ ms = 5s$

Debido a que el contador es del tipo síncrono, la máxima frecuencia que puede ser procesada está determinada por el reloj principal del sistema.

Tabla 7: Frecuencia máxima de la señal de entrada.

Parámetro	Símbolo	Relación	Valores
Frecuencia del reloj principal	$fclk$		100 MHz
Máxima frecuencia que puede ser contada	$fmax$	$fclk/2$	50 MHz

El funcionamiento del contador dependerá de su configuración, encontrando distintas maneras en las que el mismo puede iniciar y finalizar la operación de conteo:

- Inicio mediante comando: Determinado por el usuario, el cual lo indica mediante una orden generada desde una computadora.
- Inicio mediante señal externa: Determinado por una señal externa, puede utilizarse para la sincronización con otro sistema. Requiere de un previo inicio mediante comando.
- Inicio mediante detección de un pulso: Determinado por la llegada del primer pulso a contar. Requiere de un previo inicio mediante comando.
- Finalización mediante comando: Determinada por el usuario, el cual lo indica mediante una orden generada desde una computadora.
- Finalización mediante señal externa: Determinada por una señal externa, puede utilizarse para la sincronización con otro sistema.
- Finalización programada: Determinada por los tiempos de medición configurados.



Al iniciar la operación de conteo se producirá una señal de salida externa utilizada para la sincronización con otros equipos.

El contador posee dos registros de salida para indicar el tiempo real de operación. En caso de ocurrir una finalización programada, el contenido de estos registros debe ser igual a los valores almacenados en los registros de configuración.

Tabla 8: Ejemplo de la utilización de los valores de los registros de estado.

Parámetro	Símbolo o Registro	Relación	Valores
Registro de salida del temporizador que determina la duración de la última ventana	$fTDWL$	En finalización programada: $TDWL$	400 000
Frecuencia del reloj principal	$fclk$		100 MHz
Duración de la última ventana de tiempo	ftm	$\frac{fTDWL}{fclk}$	$\frac{400\,000}{100\,MHz} = 4\,ms$
Registro de salida del contador que determina la cantidad de ventanas que fueron contadas	$fCDWL$	En finalización programada: $CDWL$	100
Cantidad de ventadas contadas	$fcvnt$	$fCDWL$	100
Tiempo real de medición	Tr	$fcvnt * tm + ftm$	$100 * 5\,ms + 4\,ms = 504\,ms$

4.1.4 Módulos de Comunicación

El sistema tiene la capacidad de comunicarse con una computadora mediante una interfaz del tipo *UART*, diseñada a partir de un conjunto de módulos individuales encargados de realizar tareas específicas.

La comunicación permite al sistema escribir los registros de configuración, enviar y recibir comandos, y almacenar la información generada por el módulo contador. Siendo las características de la transmisión *UART* las siguientes:

- BaudRate de 4Mbps.
- 8 bits de datos.
- 1 bit de *Start*.
- 1 bit de *Stop*.

Los mensajes de configuración y los comandos de control se envían contenidos en tramas de longitud fija, las cuales poseen un formato definido.



Tabla 9: Formato de trama de comunicación.

Byte	Utilización	Valor
7	Cabecera de la trama.	73
<i>Nibble</i> superior del byte 6 (6H)	Comando.	1: Inicio de conteo 2: Fin de conteo 4: Lectura de registro 8: Escritura de registro 15: Comando genérico
<i>Nibble</i> inferior del byte 6 (6L)	Si el comando es de lectura o escritura, se utiliza para introducir la dirección del registro.	0: Reg. <i>TDWL</i> 1: Reg. <i>CDWL</i> 2: Reg. <i>CONF</i> 3: Reg. <i>fTDWL</i> 4: Reg. <i>fCDWL</i>
	Si el comando es genérico, se utiliza para definir distintas operaciones.	1: Trama inicial 2: Trama final 3: Trama no reconocida 4: Error de trama, enviada por el sistema para indicar un <i>TimeOut</i> en recepción
5 al 2	Datos de 32 bits de longitud.	
1	No utilizado, reservado para futuras mejoras.	
0	Cola de la trama.	102

Tabla 10: Ejemplo de una trama para almacenar el número 3850 en el registro *CDWL*.

Cabecera	Comando	Datos				No Util.	Cola
73	129	0	0	15	10	0	102

En caso de que el sistema reciba una trama que no cumple con las características definidas, informara lo sucedido a la computadora mediante una respuesta particular:

- Trama no reconocida: La trama tiene una longitud correcta pero no cumple con el formato.
- Error en trama: La trama tiene una longitud incorrecta. Puede ocurrir durante la recepción de bytes individuales o la lectura de ruido interpretado como bits de *Start*.

Tabla 11: Ejemplo de una trama para indicar un error de *TimeOut*.

Cabecera	Comando	Datos				No Util.	Cola
73	244	0	0	0	0	0	102

Los datos generados por el módulo contador no se transmiten contenidos en tramas y son enviados directamente a la computadora, añadiendo una señalización utilizada para determinar que ningún dato se perdió durante la transferencia.

La cantidad de bits utilizados para enviar cada dato y su señalización puede ser configurada mediante el registro *CONF*, la cual puede observarse en la tabla.



Tabla 12: Cantidad de bytes transmitidos por cada dato según la configuración del sistema.

Valor en registro	Nibbles transmitidos									
	5H	5L	4H	4L	3H	3L	2H	2L	1H	1L
0	Señalización		Dato de 32 bits							
1	Bits no Transmitidos		Señal.	Dato de 28 bits						
2			Señalización		Dato de 24 bits					
3			Señal.	Dato de 20 bits						
4			Señalización			Dato de 16 bits				
5			Señal.	Dato de 14 bits						
6			Señalización		Dato de 8 bits					
7			Señal.	Dato						

Tabla 13: Ejemplo de transmisión del número 1 432 454 en tres bytes de dato y uno de señalización.

Señalización	Dato		
35	21	219	134

La máxima velocidad de transferencia de datos está dada por la cantidad de bytes que deben ser enviados y el *BaudRate* de la interfaz *UART*, lo cual determina un límite inferior a la duración de las ventanas de tiempo. Esto es debido a que si se genera más información que aquella que el sistema tiene la capacidad de transferir, se producirá una pérdida de datos.

Tabla 14: Duración de la mínima ventana de tiempo en función de la velocidad de transferencia de datos.

Parámetro	Símbolo	Relación	Valores
BaudRate	BR	Definido por UART	4 Mbps
Bits de datos	bd		8
Bits de Start	bSt		1
Bits de Stop	bSp		1
Bits por carácter	bc	$bd + bSt + bSp$	10
Máxima velocidad de transferencia de carácter	BRc	BR/bc	400 000 caracteres por segundo
Bytes de datos contados	BD	Definido por configuración	3
Bytes de señalización	BS		1
Bytes totales	BT	$BD + BS$	4
Máxima velocidad de transferencia de los datos		BRc/BT	100 000 datos por segundo
Mínima duración de la ventana de tiempo		BT/BRc	10 μ s

Al finalizar la transferencia de los datos, para comprobar que los mismos llegaron correctamente y no se produjeron alteraciones en el canal de comunicación, se realiza una verificación por redundancia cíclica o *CRC* mediante la lectura del registro *CRCrg*.



4.2 Generadores internos

El sistema internamente cuenta con dos generadores que pueden ser utilizados para verificar el funcionamiento del resto de los componentes. El primer generador produce una señal de onda cuadrada cuya frecuencia es igual a la mitad de la frecuencia del reloj principal. Mientras que el segundo generador es del tipo aleatorio y produce pulsos que emulan un proceso de Poisson, por lo que puede ser utilizado para simular una fuente radiactiva (8).

Ambos generadores poseen la opción de ser conectados a la entrada del módulo contador de forma interna o externa, lo que permite comprobar el cableado a utilizar y el software de adquisición de datos ejecutado en la computadora. La elección del generador a utilizar se realiza mediante el registro de configuración.

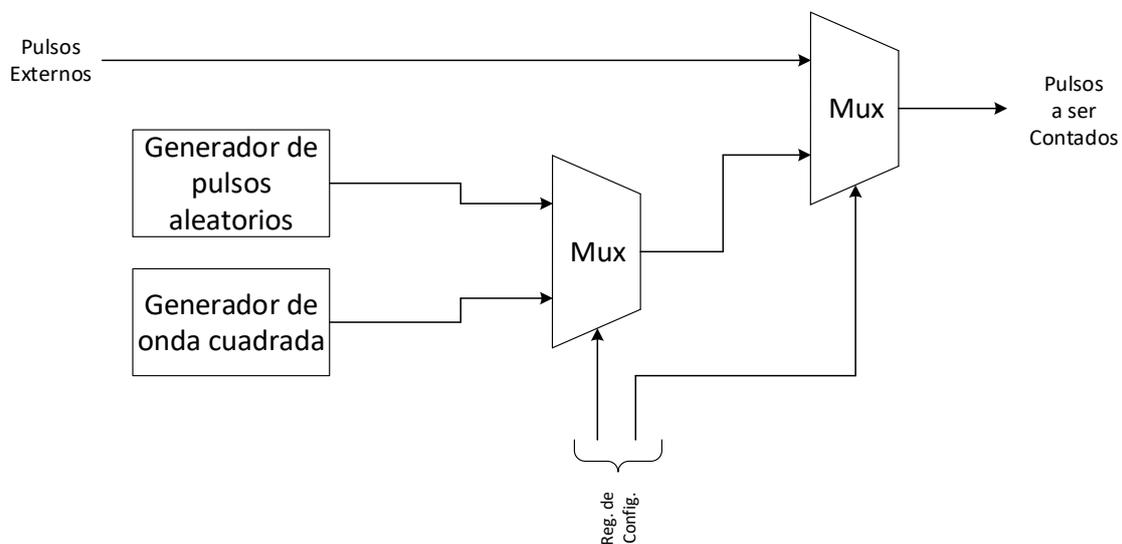


Fig. 10: Conexión de los generadores internos y sistema de selección.

4.3 Integración del sistema

El sistema completo se encuentra formado por una gran variedad de módulos independientes, cada uno encargado de una tarea en particular, que al operar en conjunto permiten brindar las características de funcionamiento requeridas.

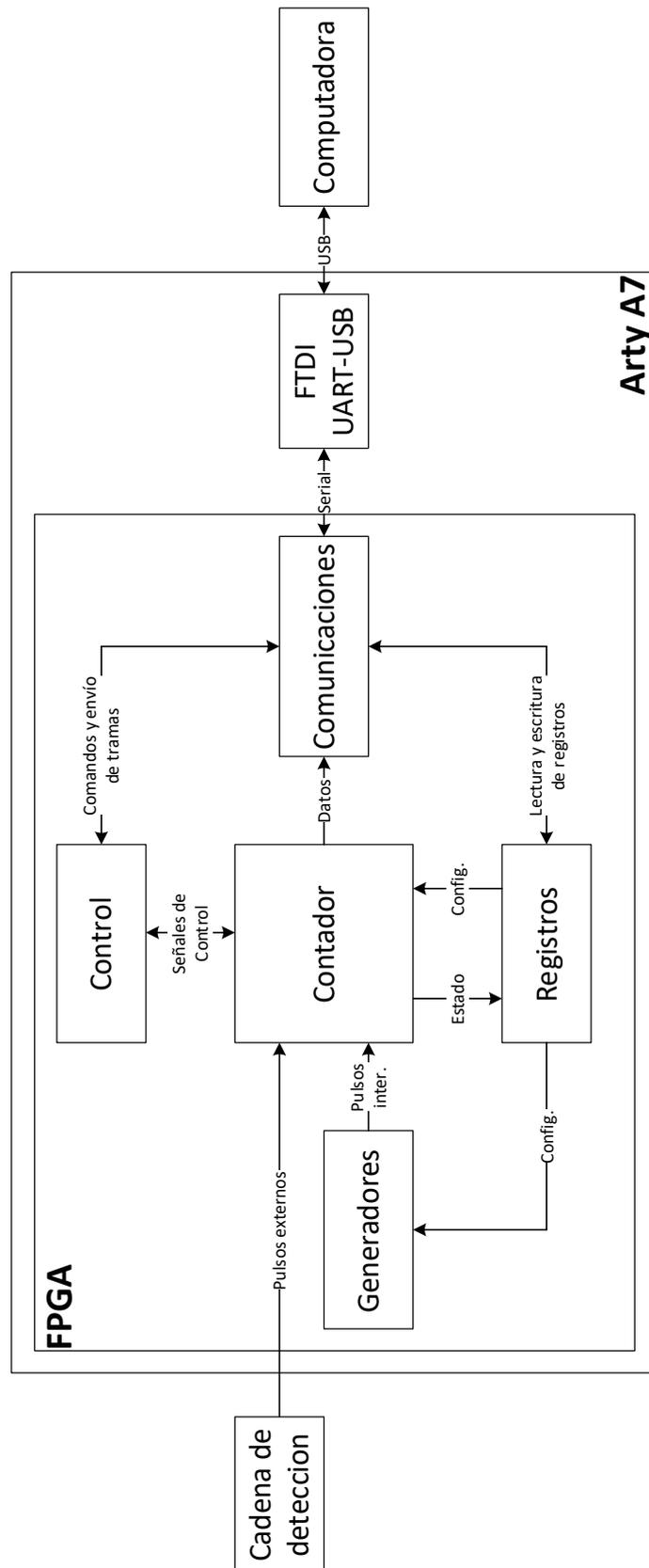


Fig. 11: Esquemático del sistema completo.



4.4 Interfaz de usuario

La interfaz de usuario es un *software* que se ejecuta en una computadora y permite facilitar las tareas de comunicación. La misma se encuentra escrita en lenguaje *Python* por lo que puede ser ejecutada en distintos sistemas operativos.

La interfaz permite en su ventana configurar todos los registros del sistema y generar los comandos utilizados para dar inicio y fin a la operación de conteo. Además brinda al usuario la capacidad de abstraerse de las tareas relacionadas con la adquisición de los datos enviados por el módulo contador, la verificación de ninguno haya sido extraviado y el almacenamiento de los mismos en un archivo para permitir su posterior procesamiento.

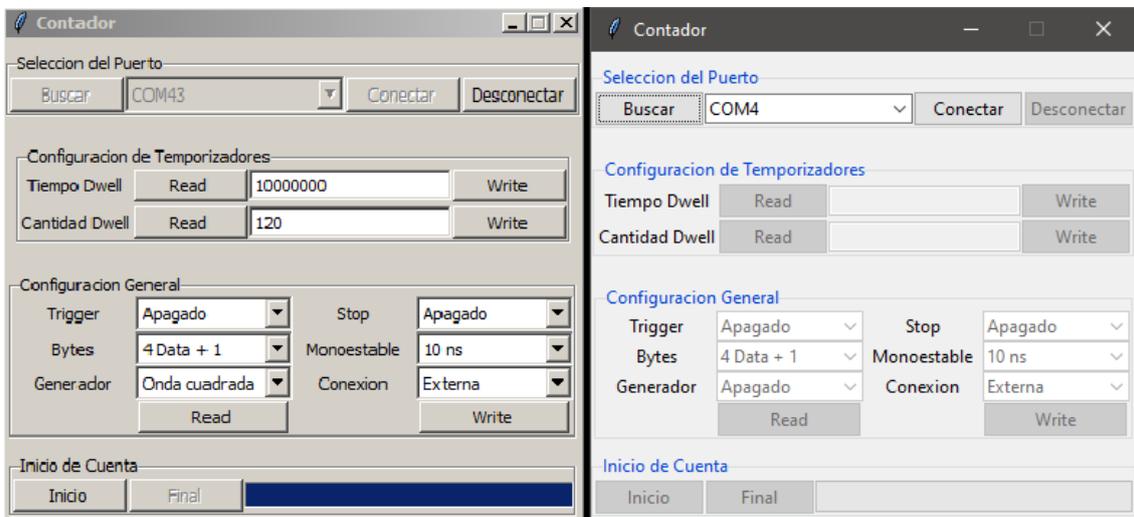


Fig. 12: Ventana de la interfaz gráfica ejecutada en dos sistemas operativos diferentes.



5 Ensayos

La verificación del sistema se realizó de forma individual a cada uno de los elementos que lo componen, seguidos de una serie de ensayos en conjunto.

5.1 Verificación del sistema

La verificación del sistema se realizó siguiendo las distintas etapas descritas en el flujo de diseño, comprobando el correcto funcionamiento de cada uno de los módulos de forma individual y luego de manera conjunta, con la salvedad de que los valores de las constantes asociadas a los temporizadores se redujeron para disminuir los tiempos de simulación.

Una vez programado el dispositivo se verifico su funcionamiento mediante una terminal serie genérica, la cual permitió realizar algunas tareas asociadas a la comunicación y a la generación de datos por parte del módulo contador.

En el caso de la interfaz de usuario, se comprobó el correcto funcionamiento de cada una de las tareas programadas y las distintas interfaces asociadas a sus entradas y salidas de datos.

5.2 Ensayos de comunicación

Una vez que se verificó de forma individual el correcto funcionamiento del dispositivo programado y de la interfaz de usuario, se realizaron ensayos sobre la totalidad de las tareas de comunicación, comprobando el envío y la recepción de las tramas, la escritura de los registros de configuración y la adquisición de los datos generados por el módulo contador.

La evaluación del comportamiento frente a situaciones anormales se verifico mediante la simulación de eventos asociados al envío de tramas corruptas, lecturas de bits de *Start* espurios, perdida de datos generados por el módulo contador y desconexión física de la línea de comunicación.

5.3 Ensayos utilizando los generadores internos

Los generadores internos permiten evaluar correctamente las tareas realizadas por el módulo contador y las realizadas por la interfaz durante la adquisición y almacenamiento de los datos.

Al realizar un ensayo utilizando al generador de onda cuadrada podemos encontrar que el número de pulsos contados en cada ventana de tiempo debe ser igual a la mitad del valor configurado en su registro asociado. Lo cual puede demostrarse considerando las siguientes características del sistema:

- La frecuencia de la onda cuadrada es igual a la mitad de la frecuencia del reloj principal.
- El temporizador de la ventana de tiempo opera con los pulsos del reloj principal.
- La operación de conteo se realiza hasta que el temporizador de la ventana alcance el valor configurado.

Con lo cual, los datos generados por el módulo contador pueden establecerse de forma indirecta a partir de la configuración del registro *TDWII*.



Tabla 15: Relación entre los datos generados y la ventana de tiempo al utilizar el generador de onda cuadrada.

Variable	Símbolo	Valor
Frecuencia del reloj principal	f_{clk}	100 MHz
Módulo configurado	$TDWll$	100000
Tiempo durante el cual se realiza la operación de conteo	tm	$\frac{TDWll}{f_{clk}} = \frac{100000}{100 \text{ MHz}} = 1 \text{ ms}$
Frecuencia de generador de onda cuadrada	f_{gen}	$\frac{f_{clk}}{2} = \frac{100 \text{ MHz}}{2} = 50 \text{ MHz}$
Cantidad de pulsos generados durante la operación de conteo	P_{can}	$f_{gen} * tcnt = \frac{f_{clk}}{2} * \frac{TDWll}{f_{clk}} = \frac{TDWll}{2}$ $\frac{TDWll}{2} = 50000$

En el caso del generador de pulsos aleatorios, el mismo permite simular el comportamiento de una fuente de decaimiento radiactivo, por lo que al procesar los datos almacenados podemos verificar que las variables estadísticas calculadas presentan las características esperadas en un proceso de Poisson.

Tabla 16: Variables estadísticas calculadas para verificar que la medición corresponde a un proceso de Poisson.

Parámetro	Símbolo	Relación	Valores
Registro $TDWL$	$TDWL$		10 000
Frecuencia del reloj principal	f_{clk}		100 MHz
Ventana de tiempo, determina el tiempo de medición.	tm	$\frac{TDWL}{f_{clk}}$	$\frac{10\ 000}{100 \text{ MHz}} = 100 \mu\text{s}$
Media calculada de las tasas de cuentas registradas	$\langle n \rangle$	$\frac{1}{N} \sum_{i=1}^N n_i$	997379
Desvío estándar calculado de las tasas de cuentas registradas	σ	$\sqrt{\frac{1}{N} \sum_{i=1}^N (n_i - \langle n \rangle)^2}$	99027
Desvío estándar calculado considerando las propiedades del proceso de Poisson	σ_p	$\frac{\sqrt{\langle n \rangle}}{\sqrt{tm}}$	99869

Otra forma de verificar que las tasas de cuentas registradas corresponden a un proceso de Poisson consiste en realizar la superposición de las gráficas correspondientes.

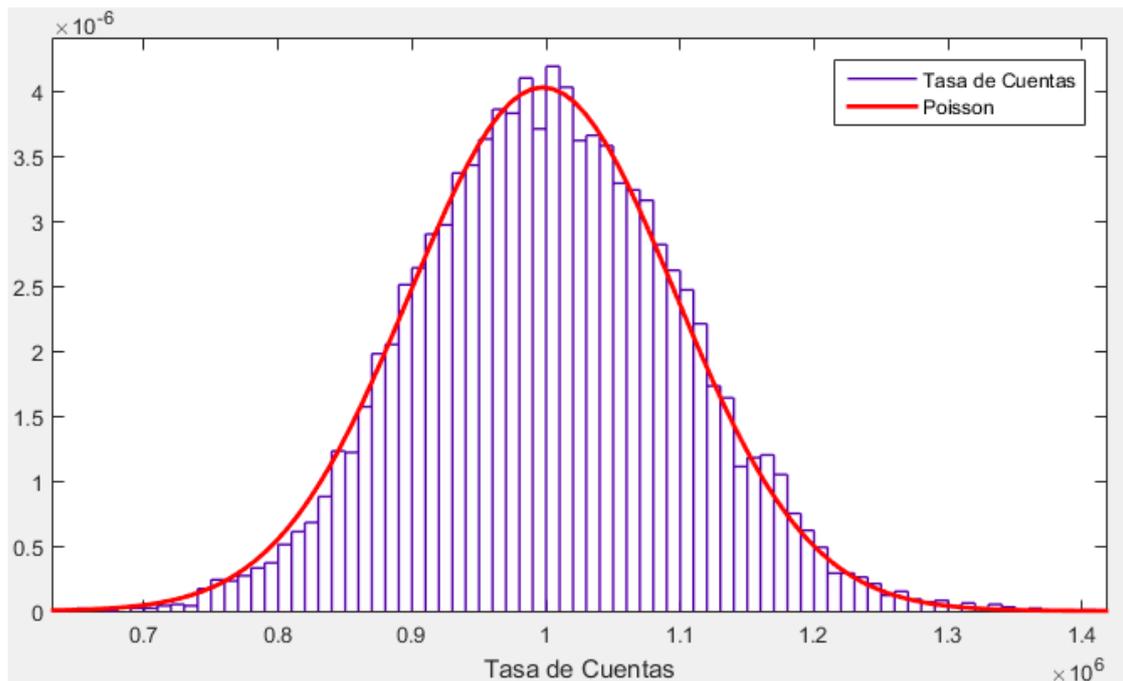


Fig. 13: Superposición de graficas obtenidas al realizar mediciones utilizando el generador aleatorio interno.

5.4 Ensayo utilizando un generador externo

Para evaluar el conexionado eléctrico y la respuesta del sistema a señales completamente externas se utilizó un generador aleatorio configurable, desarrollado para probar detectores de flujo neutrónico en la Comisión Nacional de Energía Atómica.

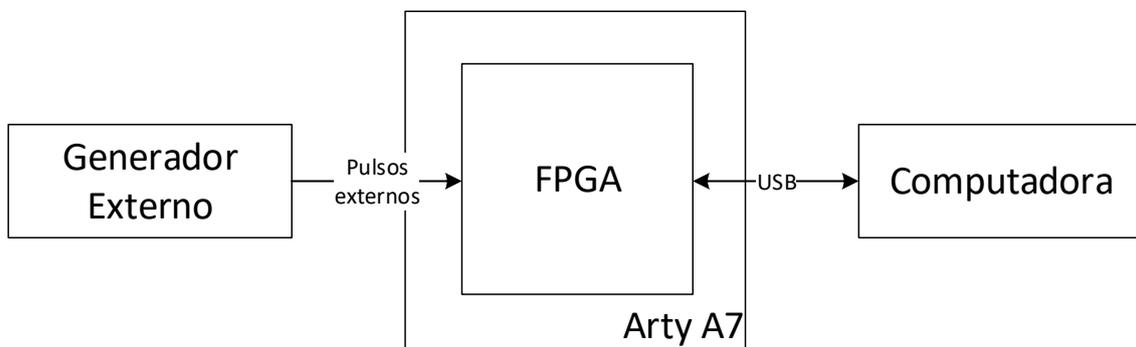


Fig. 14: Esquemático de la conexión con el generador de pulsos externo.



El generador tiene la capacidad de modular a la cantidad de pulsos generados de forma aleatoria, lo cual permite simular por ejemplo el comportamiento que tendría el crecimiento de la cantidad de rayos gamma instantáneos generados por captura en un reactor crítico a medida que se incrementa la población de neutrones.

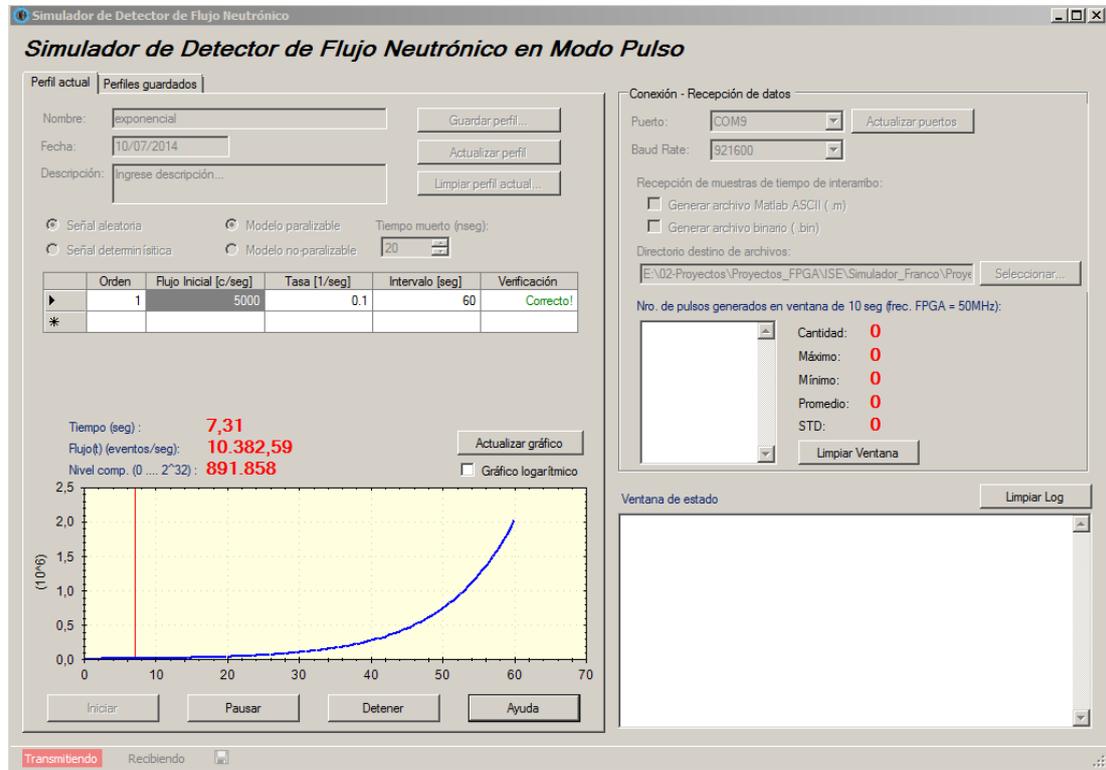


Fig. 15: Ventana de configuración del generador de pulsos externo.

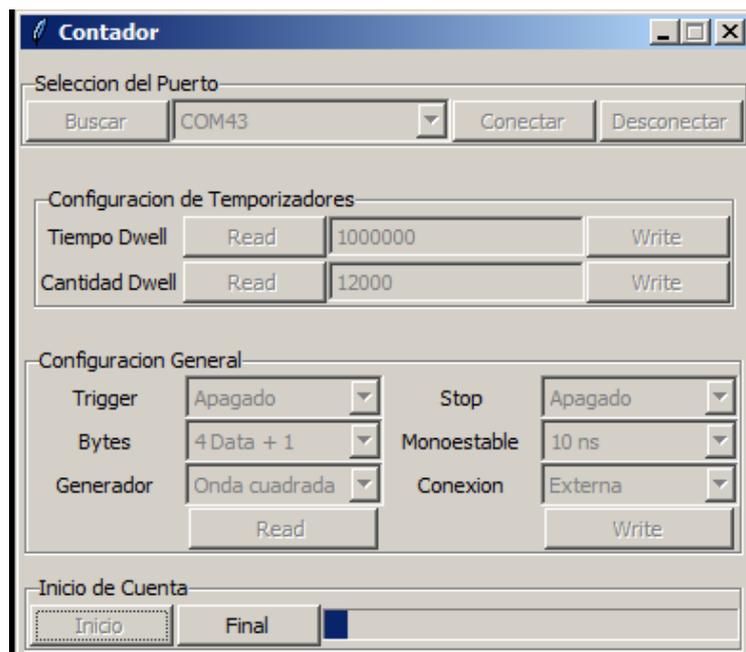


Fig. 16: Ventana de la interfaz gráfica durante la adquisición de los datos.



Luego de procesar los datos obtenidos se comprobó que la tasa de cuentas registradas corresponde al del crecimiento exponencial configurado en el generador externo.

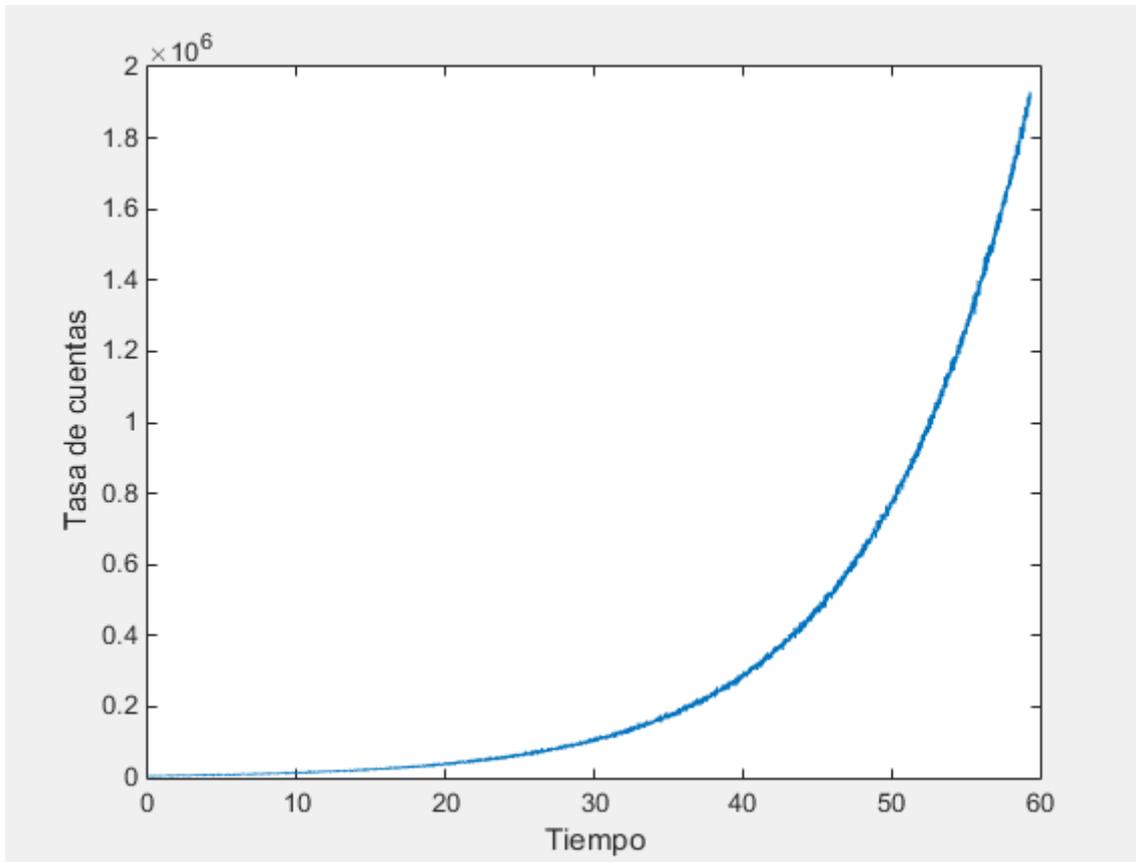


Fig. 17: Crecimiento exponencial de la tasa de cuentas medidas en función del tiempo.

5.5 Ensayo utilizando fuentes

El último ensayo se realizó con dos fuentes radiactivas, contando los pulsos generados por una cadena de detección formada por un cristal centellador de NaI(Tl) , un fotomultiplicador y la electrónica necesaria para su funcionamiento.

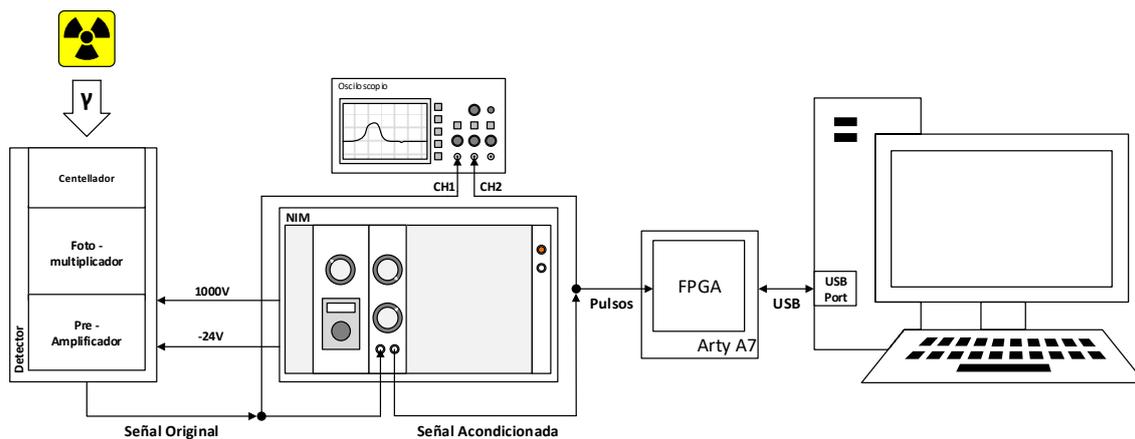


Fig. 18: Sistema conectado a una cadena de detección completa.

Las mediciones se realizaron a partir de dos fuentes selladas de Cesio y Cobalto, ambas de baja actividad.

Tabla 17: Características de las fuentes radiactivas utilizadas.

Fuente	Actividad inicial	Fecha de medición	Vida media	Actividad	
Cs-137	0.250 μ Ci	Octubre de 2007	30.07 años	0.189 μ Ci	6993 Bq
Co-60	1 μ Ci	Septiembre de 2007	5.27 años	0.2 μ Ci	7400 Bq
Actividad total				0.389 μ Ci	14393 Bq



Fig. 19: Fuentes radiactivas utilizadas durante los ensayos.



Con ayuda de un osciloscopio se pudo observar a las señales producidas por las distintas etapas de la cadena de detección y lograr verificar que las conexiones estuvieran realizadas correctamente.

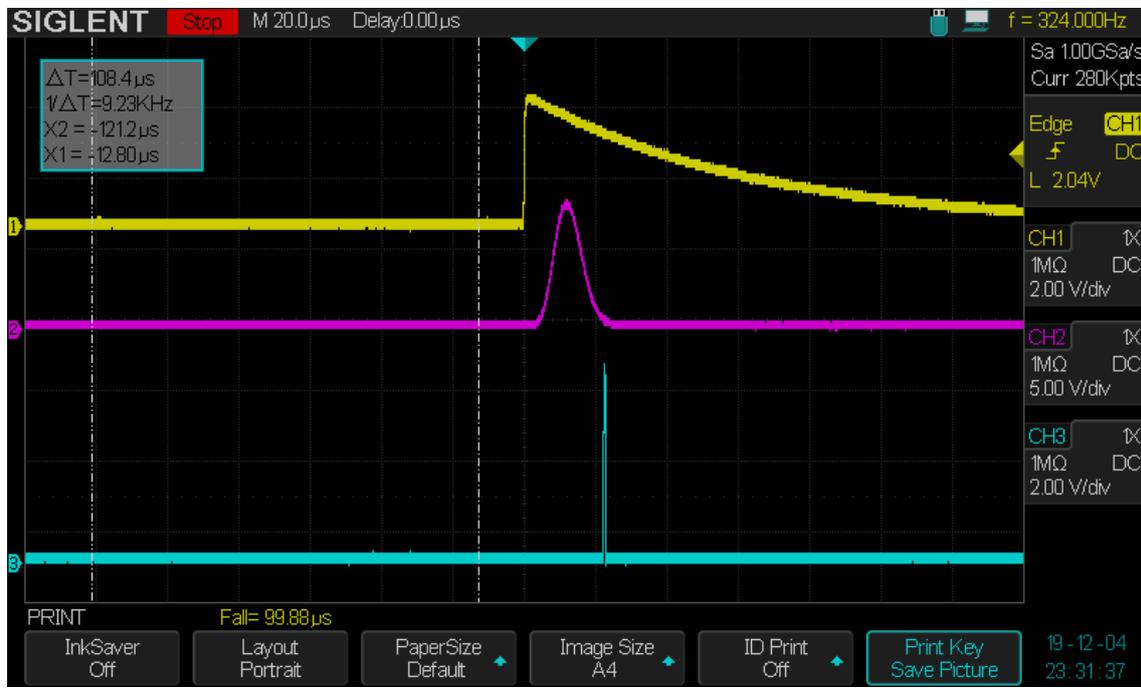


Fig. 20: Captura del osciloscopio durante el ensayo. CH1, pulsos a la salida del pre amplificador. CH2, pulsos conformados. CH3, pulsos a la salida de un mono canal.

Luego de almacenar los datos recibidos en la computadora y procesarlos para calcular su media, se pudo verificar gráficamente que los mismos corresponden con los de una distribución de Poisson.

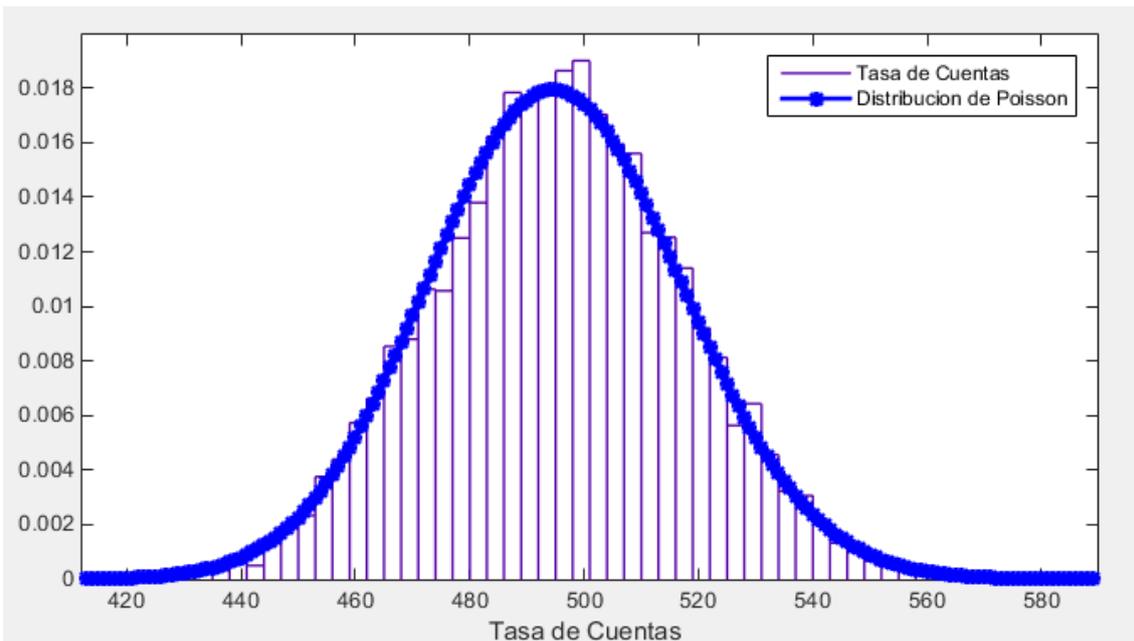


Fig. 21: Superposición de graficas obtenidas al realizar mediciones utilizando una cadena de detección.

Como un ensayo adicional, se pudo apreciar la respuesta del instrumento a un incremento en la tasa de cuentas, producido al disminuir rápidamente la distancia entre la fuente y el detector.

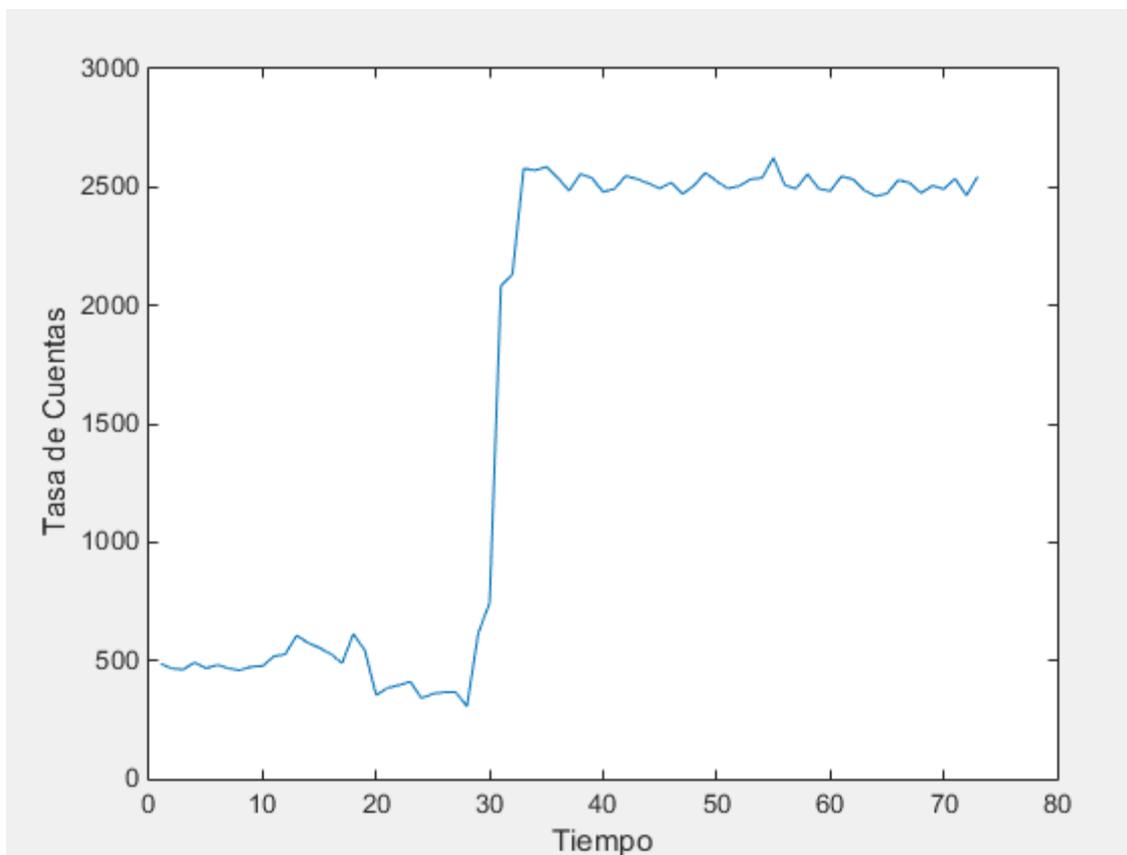


Fig. 22: Incremento en la tasa de cuentas al disminuir la distancia entre el detector y la fuente.



6 Conclusión

El trabajo desarrollado permitió concretar el diseño de un dispositivo que cumple con las características requeridas para el estudio de la distribución temporal de los pulsos generados por las cadenas de detección utilizadas para la medición de radiaciones gamma.

Debido al escaso tiempo disponible para la realización de este trabajo, no se pudo llevar a cabo la medición real de rayos gammas generados por la captura neutrónica en agua, pero gracias a los ensayos realizados mediante un generador externo se pudo simular un comportamiento similar y por lo tanto verificar el correcto desempeño del equipo.

La plataforma de hardware utilizada en el desarrollo (FPGA) resulto óptima para el tipo de implementación, fundamentalmente por la posibilidad de dividir al diseño en bloques funcionales y por la capacidad de procesamiento paralelo inherente a esta tecnología, lo cual permitió al sistema procesar tasas de cuentas elevadas.



7 Bibliografía

1. KNOLL, GLENN F. *Radiation Detection and Measurement*. 3rd Edition (2000). John Wiley & Sons, Inc.
2. HOLM, PHILIP. *Neutron detection with a NaI spectrometer using high-energy photons*. (2012). Elsevier B.V.
3. CHERNIKOVA, DINA. *Gamma Rossi-alpha, Feynman-alpha and Gamma Differential Die-Away concepts as a potential alternative/complement to the traditional thermal neutron based analysis in Safeguards*. (2015). Chalmers University of Technology, Department of Applied Physics, Nuclear Engineering.
4. GILMORE, GORDON. *Practical Gamma-ray Spectrometry*. 2nd Edition (2008). John Wiley & Sons, Inc.
5. ASHENDEN, PETET J. *Digital Design An Embedded Systems Approach Using VHDL*. Morgan Kaufmann Publishers.
6. IAEA Nuclear Energy Series. *Application of Field Programmable Gate Arrays in Instrumentation and Control Systems of Nuclear Power Plants*. No. NP-T-3.17 (2016). International Atomic Energy Agency.
7. IEEE Standards. *IEEE Standard VHDL Language Reference Manual*. Std 1076 (2000). Institute of Electrical and Electronics Engineers.
8. FERRUCCI, FRANCO NICOLÁS. *Equipo generador de pulsos aleatorios y determinísticos para emulación de un sistema de detección neutrónica y ajuste de cadenas de medición neutrónica*. (2012). Carrera de especialización en reactores nucleares y su ciclo combustible, Instituto Dan Beninson.



8 Índice de tablas y figuras

8.1 Tablas

Tabla 1: Ejemplo de selección del tiempo de medición.....	9
Tabla 2: Ejemplo de configuración de un temporizador.....	10
Tabla 3: Características de una FPGA comercial.....	11
Tabla 4: Ejemplos de diferentes estilos de descripción en VHDL.....	13
Tabla 5: Registro de configuración CONFIG.....	17
Tabla 6: Ejemplo de la configuración de tiempos de medición.....	19
Tabla 7: Frecuencia máxima de la señal de entrada.....	19
Tabla 8: Ejemplo de la utilización de los valores de los registros de estado.....	20
Tabla 9: Formato de trama de comunicación.....	21
Tabla 10: Ejemplo de una trama para almacenar el número 3850 en el registro CDWL.....	21
Tabla 11: Ejemplo de una trama para indicar un error de TimeOut.....	21
Tabla 12: Cantidad de bytes transmitidos por cada dato según la configuración del sistema... 22	
Tabla 13: Ejemplo de transmisión del número 1 432 454 en tres bytes de dato y uno de señalización.....	22
Tabla 14: Duración de la mínima ventana de tiempo en función de la velocidad de transferencia de datos.....	22
Tabla 15: Relación entre los datos generados y la ventana de tiempo al utilizar el generador de onda cuadrada.....	27
Tabla 16: Variables estadísticas calculadas para verificar que la medición corresponde a un proceso de Poisson.....	27
Tabla 17: Características de las fuentes radiactivas utilizadas.....	31

8.2 Figuras

Fig. 1: Diagrama esquemático de los componentes de un detector centellador.....	8
Fig. 2: Esquema completo de un sistema de detección.....	9
Fig. 3: Diagrama esquemático de un contador electrónico.....	10
Fig. 4: Componentes básicos de una FPGA y los elementos que componen un bloque lógico..	11
Fig. 5: Esquemático del circuito descrito de forma estructural.....	14
Fig. 6: Señales obtenidas tras la simulación del circuito descrito de forma estructural.....	14
Fig. 7: Fotografía de una placa de desarrollo Arty A7.....	15
Fig. 8: Flujo de estados de la unidad de control.....	16
Fig. 9: Esquema de las líneas de entrada y salida del Módulo contador.....	18
Fig. 10: Conexión de los generadores internos y sistema de selección.....	23
Fig. 11: Esquemático del sistema completo.....	24
Fig. 12: Ventana de la interfaz gráfica ejecutada en dos sistemas operativos diferentes.....	25
Fig. 13: Superposición de graficas obtenidas al realizar mediciones utilizando el generador aleatorio interno.....	28
Fig. 14: Esquemático de la conexión con el generador de pulsos externo.....	28
Fig. 15: Ventana de configuración del generador de pulsos externo.....	29
Fig. 16: Ventana de la interfaz gráfica durante la adquisición de los datos.....	29
Fig. 17: Crecimiento exponencial de la tasa de cuentas medidas en función del tiempo.....	30
Fig. 18: Sistema conectado a una cadena de detección completa.....	31
Fig. 19: Fuentes radiactivas utilizadas durante los ensayos.....	31



Fig. 20: Captura del osciloscopio durante el ensayo. CH1, pulsos a la salida del pre amplificador.
CH2, pulsos conformados. CH3, pulsos a la salida de un mono canal. 32

Fig. 21: Superposición de graficas obtenidas al realizar mediciones utilizando una cadena de
detección. 33

Fig. 22: Incremento en la tasa de cuentas al disminuir la distancia entre el detector y la fuente.
..... 33